

P24605.P04

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Satoshi TAKAMI

Serial No. : Not Yet Assigned

Filed : Concurrently Herewith

For : ELECTRONIC SYSTEM FOR REDUCING POWER SUPPLY VOLTAGE


**CLAIM OF PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, Virginia 22313-1450

Sir:

Applicant hereby claims the right of priority granted pursuant to 35 U.S.C. 119 based upon Japanese Application No. 2003-045071, filed February 21, 2003. As required by 37 C.F.R. 1.55, a certified copy of the Japanese application is being submitted herewith.

Respectfully submitted,  
Satoshi TAKAMI

  
Bruce H. Bernstein  
Reg. No. 29,027

*Reg No*  
*33,329*

February 20, 2004  
GREENBLUM & BERNSTEIN, P.L.C.  
1950 Roland Clarke Place  
Reston, VA 20191  
(703) 716-1191

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   2 月 2 1 日  
Date of Application:

出 願 番 号            特 願 2 0 0 3 - 0 4 5 0 7 1  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 3 - 0 4 5 0 7 1 ]

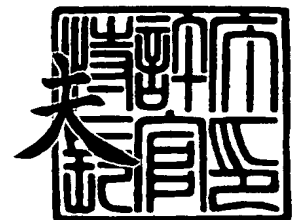
出      願      人            ペンタックス株式会社  
Applicant(s):



2 0 0 3 年 1 1 月 1 9 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 PX02P121

【提出日】 平成15年 2月21日

【あて先】 特許庁長官 殿

【国際特許分類】 H02H 7/00  
A61B 1/04 372

【発明者】

【住所又は居所】 東京都板橋区前野町 2 丁目 3 6 番 9 号 ペンタックス株式会社社内

【氏名】 高見 敏

【特許出願人】

【識別番号】 000000527

【住所又は居所】 東京都板橋区前野町 2 丁目 3 6 番 9 号

【氏名又は名称】 ペンタックス株式会社

【代理人】

【識別番号】 100078880

【住所又は居所】 東京都多摩市鶴牧 1 丁目 2 4 番 1 号 新都市センタービル 5 F

【弁理士】

【氏名又は名称】 松岡 修平

【手数料の表示】

【予納台帳番号】 023205

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0206877

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 電源電圧低減方法および電源電圧低減手段、およびCCD駆動手段

【特許請求の範囲】

【請求項1】 三端子レギュレータから所定回路に供給される電源電圧を低減する電源電圧低減方法であって、

前記三端子レギュレータは所定の出力電圧設定回路を外部に構成することにより出力電圧を任意に設定できるタイプの三端子レギュレータであり、

前記三端子レギュレータの出力電圧設定用端子とグランドを短絡または所定の低抵抗値で接続するようにスイッチング素子が配設されており、

前記スイッチング素子をオフにすることによって前記三端子レギュレータの出力を所定の設定電圧とすると共に、前記スイッチング素子をオンにすることによって前記三端子レギュレータの出力を前記所定の設定電圧よりも低い所定の電圧に低減することを特徴とする、電源電圧低減方法。

【請求項2】 前記スイッチング素子をオンにすることによって、前記三端子レギュレータの出力を前記三端子レギュレータの基準電圧値に略等しい電圧に低減することを特徴とする、請求項1に記載の電源電圧低減方法。

【請求項3】 前記所定回路が正常動作しているかどうかを監視し、前記所定回路が所定の異常動作をしていると判断された場合に、前記スイッチング素子をオンにすることを特徴とする、請求項1または請求項2に記載の電源電圧低減方法。

【請求項4】 三端子レギュレータから所定回路に供給される電源電圧を低減する電源電圧低減手段であって、

前記三端子レギュレータは、所定の出力電圧設定回路を外部に構成することにより出力電圧を任意に設定できるタイプの三端子レギュレータであり、

前記レギュレータの出力電圧設定用端子とグランドを短絡または所定の低抵抗値で接続するように配設されたスイッチング素子と、

前記スイッチング素子のオン／オフを制御する、制御手段と、  
を有し、

前記制御手段が、前記スイッチング素子をオフにすることによって前記三端子レギュレータの出力を所定の設定電圧とすると共に、スイッチング素子をオンにすることによって前記三端子レギュレータの出力を前記所定の設定電圧よりも低い電圧に低減することを特徴とする、電源電圧低減手段。

【請求項 5】 前記制御手段が、前記スイッチング素子をオンにすることによって、前記三端子レギュレータの出力を前記三端子レギュレータの基準電圧値に略等しい電圧に低減することを特徴とする、請求項 4 に記載の電源電圧低減手段。

【請求項 6】 前記電源遮断手段が、前記所定回路が正常動作しているかどうかを監視する、監視手段を有し、

前記制御手段は前記監視手段の監視結果を元に前記所定回路が正常動作しているかどうかを判断し、所定の異常動作を前記所定回路がしていると前記制御手段が判断した場合は、前記制御手段は前記スイッチング素子をオンにすることを特徴とする、請求項 4 または請求項 5 に記載の電源電圧低減手段。

【請求項 7】 C C D を駆動するための駆動信号を C C D に入力する C C D ドライブ回路と、

前記 C C D ドライブ回路を駆動するためのパルス信号を生成して前記 C C D ドライブ回路に入力するタイミング発生回路と、

出力電圧を任意に設定できるタイプの三端子レギュレータであって、前記 C C D ドライブ回路および前記タイミング発生回路の電源に第 1 の電圧を供給する三端子レギュレータと、

前記三端子レギュレータの出力電圧を前記第 1 の電圧に設定するための所定の出力電圧設定回路と、

前記三端子レギュレータの出力電圧設定用端子とグラウンドを短絡または低抵抗値で接続するように配設されたスイッチング素子と、

前記スイッチング素子のオン／オフを制御する、制御手段と、  
を有し、

前記制御手段がスイッチング素子をオンにすることによって、前記三端子レギュレータから前記 C C D ドライブ回路および前記タイミング発生回路に供給され

る電源電圧を前記前記第1の電圧よりも低い第2の電圧に低減することを特徴とする、CCD駆動手段。

【請求項8】 前記第2の電圧が前記三端子レギュレータの基準電圧値に略等しい電圧であることを特徴とする、請求項7に記載のCCD駆動手段。

【請求項9】 前記CCD駆動手段が、前記所定回路が正常動作しているかどうかを監視する、監視手段を有し、

前記制御手段は前記監視手段の監視結果を元に前記所定回路が正常動作しているかどうかを判断し、所定の異常動作を前記所定回路がしていると前記制御手段が判断した場合は、前記制御手段は前記スイッチング素子をオンにすることを特徴とする、請求項7または請求項8に記載のCCD駆動手段。

【請求項10】 前記タイミング発生回路は、前記タイミング発生回路に入力される電源電圧が第3の電圧以下であるときに、前記CCDドライブ回路に入力する前記パルス信号をグラウンドレベルに保つよう構成されており、

前記第3の電圧は前記第2の電圧以上であり、かつ前記第1の電圧未満であることを特徴とする、請求項7から請求項9のいずれかに記載のCCD駆動手段。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子機器に所定の故障が発生したとき、電子機器に内蔵された所定回路を保護するために、三端子レギュレータから該回路に供給される電源電圧を低減する電源電圧低減方法および電源電圧低減手段、およびCCDを駆動するCCD駆動手段に関する。

【0002】

【従来の技術】

従来より、例えば電子内視鏡等の電子機器は、ある種の故障が発生したときに、電子機器に内蔵された回路中の特定の回路（例えば電子内視鏡におけるCCDおよびCCDドライブ回路）を保護するためにこの回路に供給される電源電圧を遮断する電源遮断手段を備えることが望ましい。

【0003】

従来の電源遮断手段の一例を図3に示す。図3は、電子機器としての電子内視鏡の、CCD110及びCCDドライブ回路160を制御する回路を示したものである。電源103から出力された所定の直流電圧はレギュレータ部120によって任意の電圧の直流電源電圧に変換され、スイッチング素子130に入力する。スイッチング素子130は、タイミング発生回路140、インバータ150及びCCDドライブ回路160に向かう電源電圧供給用配線と、レギュレータ部120の出力との間に配設されている。スイッチング素子130は、CPU170からの制御信号によって制御され、レギュレータ部120からタイミング発生回路140、インバータ150及びCCDドライブ回路160に向かう電流の導通／遮断の制御を行なう。また、タイミング発生回路140からCCDドライブ回路160へのパルス信号の供給は、インバータ150を介して行なわれる。CPU170は、電子機器に故障が発生したかどうかを判定可能である。電子機器に所定の故障が発生した時は、CPU170は、スイッチング素子130を制御してレギュレータ部120からタイミング発生回路140、インバータ150及びCCDドライブ回路160に向かう電源電圧の遮断を行なう。このような機構によって、電子機器に所定の故障が発生したときに、CCDドライブ回路160に入る電源電圧及びパルス信号を遮断する。

#### 【0004】

上記のように、従来の電源遮断手段は、所定の故障時に保護が行なわれるべき回路に電源電圧を供給する配線に直列にスイッチング素子が配設されているため、通常使用時にスイッチング素子の抵抗による電圧降下が発生し、またスイッチング素子の個々のバラツキにより電源電圧値設定が煩雑化するという問題があった。更に、電流を供給する配線に直列にスイッチング素子が配設されているため、スイッチング素子として高価なパワーデバイスを用いなければならず、コストアップの要因となっていた。

#### 【0005】

##### 【発明が解決しようとする課題】

上記の問題に鑑み、本発明は、通常使用時に発生する電圧降下等の問題が防止可能であり、さらに、所定の故障が発生した時に電源電圧を低減することにより

所定回路を保護することが可能である、電源電圧低減方法及び電源電圧低減手段を提供することを目的とする。また、本発明は、所定の故障発生時にCCDおよびCCDドライブ回路への電源電圧を低減して所定回路を保護することが可能なCCD駆動手段を提供することを目的とする。

#### 【0006】

##### 【課題を解決するための手段】

上記の目的を達成するために、本発明の電源電圧低減方法は、所定回路に電源電圧を供給する三端子レギュレータの出力電圧設定用端子とグラウンドを短絡または低抵抗値で接続するように配設されたスイッチング素子をオンにすることによって、三端子レギュレータの出力を所定の設定電圧より低い所定の電圧に低減する。

#### 【0007】

本発明によれば、スイッチング素子をオンにすることによって、所定回路に供給される電源電圧は、通常使用時に供給される電源電圧よりも低い所定の電圧となる。従って、所定の故障時に三端子レギュレータの出力電圧を所定回路に悪影響を与えない程度の低電圧とすることにより、所定回路を保護することができる。通常使用時はスイッチング素子には通電せずにオフにするため、スイッチング素子による出力電圧設定用端子の電圧変動は発生しないので、出力電圧設定回路による設定通りの電源電圧が得られる。また、三端子レギュレータの出力電圧設定用端子とグラウンドを短絡または所定の低抵抗値で接続する構成であるため、スイッチング素子のオンオフ制御はグラウンドを基準に考えればよく、制御が容易である。

#### 【0008】

また、スイッチング素子をオンにすることによって、前記三端子レギュレータの出力を前記三端子レギュレータの基準電圧値に略等しい電圧に低減してもよい。さらに、所定回路が正常動作しているかどうかを監視し、所定回路が所定の異常動作をしていると判断された場合に、前記スイッチング素子をオンにする構成として、前記所定回路が該異常動作しているときは自動的に所定回路の保護が行われる構成としてもよい。



## 【0009】

また、本発明のCCD駆動手段は、CCDを駆動するための駆動信号をCCDに入力するCCDドライブ回路と、CCDドライブ回路を駆動するためのパルス信号を生成してCCDドライブ回路に入力するタイミング発生回路と、出力電圧を任意に設定できるタイプの三端子レギュレータであって、CCDドライブ回路およびタイミング発生回路の電源に第1の電圧の電流を供給する三端子レギュレータと、三端子レギュレータの出力電圧を第1の電圧に設定するための所定の出力電圧設定回路と、三端子レギュレータの出力電圧設定用端子とグランドを短絡または低抵抗値で接続するように配設されたスイッチング素子と、スイッチング素子のオン／オフを制御する、制御手段と、を有し、制御手段がスイッチング素子をオンにすることによって、三端子レギュレータからCCDドライブ回路および前記タイミング発生回路に供給される電源電圧を第1の電圧よりも低い第2の電圧に低減する。さらに、タイミング発生回路は、タイミング発生回路に入力される電流の電圧が第3の電圧以下であるときに、CCDドライブ回路に入力するパルス信号をグランドレベルに保つよう構成されており、第3の電圧は第2の電圧以上であり、かつ第1の電圧未満となるように構成しても良い。

## 【0010】

本発明のCCD駆動手段によれば、制御手段がスイッチング素子をオンにすることによって、三端子レギュレータからCCDドライブ回路に供給される電源電圧を第2の電圧に低減可能である。更に、タイミング回路からCCDドライブ回路に入力するパルス信号がグランドレベルに保たれる。従って、本発明のCCD駆動手段によれば、CCDおよびCCDドライブ回路を保護することが可能である。

## 【0011】

## 【発明の実施の形態】

本発明の実施の形態の電子内視鏡の構成を図1に示す。本実施形態の電子内視鏡1は、レギュレータ部20と、タイミング発生回路40と、インバータ50と、CCD10と、CCDドライブ回路60と、CPU70と、信号処理回路80と、動作検出回路90と、を有する。また、電子内視鏡1は、電子内視鏡用プロ

セッサ 2 内の電源ユニット 3 および信号処理回路 4 と電氣的に接続されている。  
更に、電子内視鏡用プロセッサ 2 は、信号処理回路 4 を介して TV モニタ 5 に接続される。

#### 【0012】

CCD 10 は CCD ドライブ回路 60 と接続されており、CCD ドライブ回路 60 は CCD ドライブ信号を CCD 10 に送信することによって CCD 10 を制御する。電子内視鏡の図示しない照明光学系及び対物光学系の作用によって、CCD 10 の受光面上で結像した被写体光学像は CCD 10 によって電気信号に変換され、この電気信号は信号処理回路 80 に送信される。

#### 【0013】

信号処理回路 80 はこの電気信号を処理して画像信号を生成し、プロセッサ 2 に送信する。プロセッサ 2 はこの画像信号を信号処理回路 4 で処理して NTSC 信号等の映像信号に変換し、モニタ 5 に出力する。

#### 【0014】

また、電源 3 は、信号処理回路 4、信号処理回路 80、レギュレータ部 20、CPU 70 及び動作検出回路 90 に接続され、これらに電力を供給している。レギュレータ部 20 は タイミング発生回路 40、インバータ 50、CCD 10 および動作検出回路 90 に任意の電圧値の電源電圧を供給する。

#### 【0015】

タイミング発生回路 40 は、例えば(株)東芝製リニア CCD 用クロックドライバ: TB62801F のような、CCD の入力信号用ドライバである。タイミング発生回路 40 は、タイミング発生回路 40 の入力電流を、パルス信号に変換し、インバータ 50 に送出する。インバータ 50 は、タイミング発生回路 40 から送出されたパルス信号の位相を反転して CCD ドライブ回路 60 に送出する。なお、本実施形態では、タイミング発生回路 40 の出力極性が CCD ドライブ回路 60 の入力極性とが互いに逆なのでインバータ 50 が介在しているが、タイミング発生回路 40 の出力極性及び CCD ドライブ回路 60 の入力極性が合致していればインバータ 50 は不要である。

#### 【0016】

動作検出回路 90 は、例えば CCD ドライブ回路 60 の駆動パルスが周期的に発生しているかどうかを検出する等の手段を用いて、CCD ドライブ回路 60 が正常動作しているかどうかを判定する。動作検出回路 90 は、この判定結果を常時 CPU 70 に送出している。CPU 70 は、この判定結果をもとに、CCD ドライブ回路 60 が正常動作しているかどうかを判断する。CCD ドライブ回路 60 が所定の異常動作をしていると判断された場合は、CPU 70 は、レギュレータ部 20 に内蔵された電源電圧低減手段を制御して、レギュレータ部 20 から電源電圧がほとんど出力されないようにし、CCD ドライブ回路 60 を保護する。更に、電圧低減によって、CCD ドライブ回路 60 が停止するため、CCD 10 が CCD ドライブ回路 60 から保護される。

#### 【0017】

以下、電源電圧低減手段の動作につき説明する。図 2 は、レギュレータ部 20、タイミング発生回路 40、及びこれらの周辺回路の詳細ブロック図である。図 2 に示されるように、本実施形態においては、レギュレータ IC（三端子レギュレータ）21 の入力端子が電源 3 と、出力端子がタイミング発生回路 40、インバータ 50 および CCD ドライブ回路 60 とそれぞれ接続されている。また、レギュレータ IC 21 の出力端子と ADJ 端子（出力電圧設定用端子）とは、第 1 の抵抗 22 a を介して互いに接続されている。また、レギュレータ IC 21 の ADJ 端子は、第 2 の抵抗 22 b を介してグランドに接続されている。すなわち、レギュレータ IC 21 の出力電圧設定回路は第 1 の抵抗 22 a 及び第 2 の抵抗 22 b で構成される。また、レギュレータ IC 21 の ADJ 端子は、スイッチング素子 30 のコレクタにも接続されている。

#### 【0018】

スイッチング素子 30 のベースは所定の抵抗 23 を介して CPU 70 の所定の制御信号出力端子に接続されている。また、スイッチング素子 30 のエミッタはグランドに接続されている。すなわち、CPU 70 によりスイッチング素子 30 のオン／オフが制御される。

#### 【0019】

従って、CPU 70 がスイッチング素子 30 のベースに電圧を加えていないと

きは、スイッチング素子 30 がオフになっており、レギュレータ IC 21 の基準電圧を  $V_{REF}$ 、ADJ 端子での電流を  $I_{ADJ}$ 、第 1 の抵抗 22 a の大きさを  $R_1$ 、第 2 の抵抗 22 b の大きさを  $R_2$  とすると、出力端子における電圧  $V_O$  は、数式 1 によって算出される。

【0020】

【数 1】

$$V_O = V_{REF} \times \left(1 + \frac{R_2}{R_1}\right) + R_2 \times I_{ADJ}$$

【0021】

従って、レギュレータ部 20 によって、出力端子における電圧  $V_O$  を  $R_1$ 、 $R_2$ 、および  $V_{REF}$  で決まる所定値に保持することが可能である。なお、 $R_1$ 、 $R_2$  の大きさは、後述のスイッチング素子 30 をオンした時の内部抵抗の値より十分大きな値とする。

【0022】

一方、CPU 70 がスイッチング素子 30 のベースに所定電圧を加え、スイッチング素子 30 をオンすると、等価的にスイッチング素子 30 をオンした時の内部抵抗が第 2 の抵抗 22 b に並列に配設される。この時、前述のように、スイッチング素子 30 をオンした時の内部抵抗の値は第 2 の抵抗 22 b よりも十分小さいので、レギュレータ IC 21 の ADJ 端子からの電流  $I_{ADJ}$  はほとんどスイッチング素子 30 に向かうようになる。従って、出力端子における電圧  $V_O$  は、スイッチング素子 30 と第 2 の抵抗 22 b との合成抵抗値  $R_M$  を用いて、数 2 によって算出される。なお、 $R_M < R_2$  なので、数式 2 で求められる電圧  $V_O$  の値は数式 1 で求められる電圧  $V_O$  の値よりも小さくなる。

【0023】

## 【数 2】

$$V_O = V_{REF} \times \left(1 + \frac{R_M}{R_1}\right) + R_M \times I_{ADJ}$$

## 【0024】

ここで、スイッチング素子 30 をオンした時の内部抵抗の値及び電流  $I_{ADJ}$  はきわめて小さいため、 $R_M/R_1 \div 0$  及び  $R_M \times I_{ADJ} \div 0$  となり、 $V_O \div V_{REF}$  となる。 $V_{REF}$  の値はレギュレータの種類によって異なるが、例えば新日本無線(株)製正出力三端子レギュレータ: NJM317 の場合は、 $V_{REF}$  を 1.25V (標準) に設定可能である。本実施形態においては、 $V_{REF}$  はインバータ 50 や CCD ドライブ回路 60 の動作可能電源電圧よりも極めて低く設定されているため、CCD 10 及び CCD ドライブ回路 60 への電源入力 は事実上遮断される。本実施形態においては、スイッチング素子 30 のエミッタはグランドに接続されているので、スイッチング素子 30 のオンオフ制御はグランドを基準に考えればよく、制御が容易である。

## 【0025】

タイミング発生回路 40 は、電源投入時の誤動作を防ぐため、回路素子 41 が設けられ、タイミング発生回路 40 へ入力される電源電圧が所定の閾値未満であれば、出力電流の電圧が論理信号の入力如何に関わらずグランドレベルに保たれるようになっている。すなわち、タイミング発生回路 40 の動作可能電源電圧はこの所定の閾値よりも大きい電圧である。本実施形態においては、この所定の閾値が  $V_{REF}$  よりも大きい値に設定されている。

## 【0026】

上記構成において、スイッチング素子 30 がオフのときは、数式 1 によって求められる電圧  $V_O$  が CCD ドライブ回路 60、インバータ 50 およびタイミング発生回路 40 の電源に入力され、インバータ 50 は CCD ドライブ回路駆動用のパルス信号を出力する。このときは、スイッチング素子 30 には通電していないため、スイッチング素子 30 によるレギュレータ部 20 の出力電圧の設定値に対する変動は発生しない。

## 【0027】

一方、このときに、CCDドライバ回路60が所定の誤動作を起こすと、CPU70はスイッチング素子30を制御してスイッチング素子30をオンにする。スイッチング素子30がオンになると、レギュレータ部20が出力する数式2によって求められる電圧 $V_0$ はおおよそ $V_{REF}$ となり、タイミング発生回路40、インバータ50及びCCDドライバ回路60への電源入力は事実上遮断され、CCDドライバ回路60及びCCD10が保護される。

【0028】 なお、本実施形態において、第1及び第2の抵抗 $R_1$ 、 $R_2$ の大きさはスイッチング素子30をオンした時の内部抵抗の値より十分大きな値としてタイミング発生回路40、インバータ50及びCCDドライバ回路60への電源電圧 $V_0$ をほぼ $V_{REF}$ に定めたが、これに限ることなく、スイッチング素子30がオフになったときに数式1により求められる電圧 $V_0$ が、タイミング発生回路40、インバータ50及びCCDドライバ回路60の動作可能電源電圧より十分大きな値となると共に、スイッチング素子30がオンになったときに数2により求められる電圧 $V_0$ がタイミング発生回路40、インバータ50及びCCDドライバ回路60の動作可能電源電圧より小さな任意の値となるように、第1及び第2の抵抗 $R_1$ 、 $R_2$ の大きさを適宜定めればよい。

## 【0029】

また、スイッチング素子30がオンになるとレギュレータ部20が出力する電源電圧は前述の所定の閾値よりも小さい値となるので、タイミング発生回路40の出力電流の電圧がグラウンドレベルに固定される。従って、タイミング発生回路40のHI出力のCCDドライバ回路60への回り込み、つまりラッチアップによる消費電力の過剰な消費、故障、発火を防止可能である。

## 【0030】

## 【発明の効果】

以上のように、本発明によれば、スイッチング素子をオンにすることによって、所定回路に供給される電源電圧は、通常使用時に供給される電源電圧よりも低い所定の電圧となる。従って、所定の故障時に三端子レギュレータの基準電圧を所定回路に悪影響を与えない程度の低電圧とすることにより、所定回路を保護す

ることができる。通常使用時はスイッチング素子には通電せずにオフにするため、スイッチング素子による出力電圧設定用端子の電圧変動は発生しないので、出力電圧設定回路による設定通りの電源電圧が得られる。また、三端子レギュレータの出力電圧設定用端子とグランドを短絡または低抵抗値で接続する構成であるため、スイッチング素子のオンオフ制御はグランドを基準に考えればよく、制御が容易である。

#### 【図面の簡単な説明】

##### 【図 1】

本発明の実施の形態の電子内視鏡の構成を示すブロック図である。

##### 【図 2】

本発明の実施の形態のレギュレータ部、タイミング発生回路、及びこれらの周辺回路の詳細ブロック図である。

##### 【図 3】

従来の電源遮断手段の一例における、電子内視鏡の C C D ドライブ回路を制御する回路を示したものである。

#### 【符号の説明】

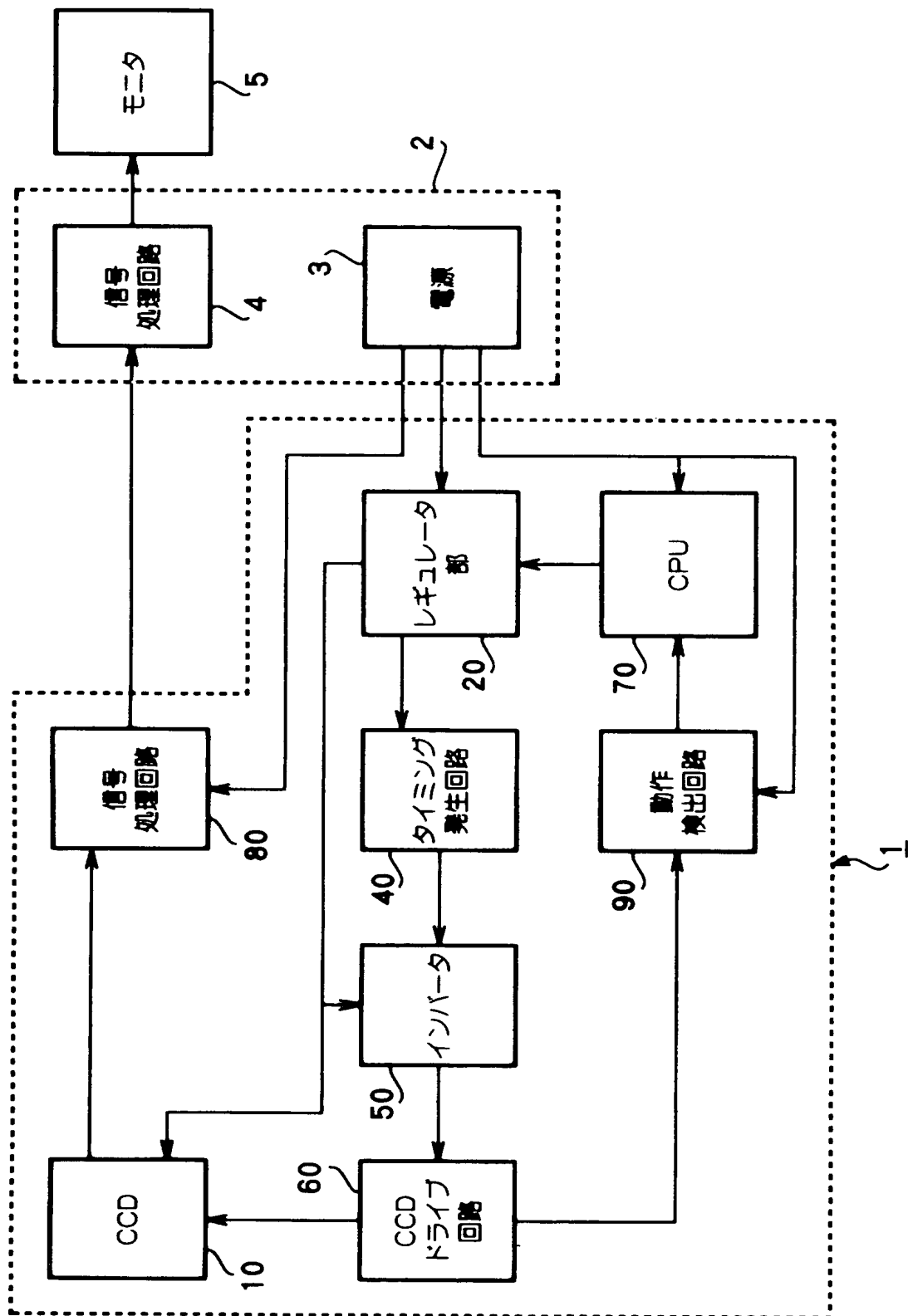
- |       |                        |
|-------|------------------------|
| 1     | 電子内視鏡                  |
| 2     | 電子内視鏡用プロセッサ            |
| 3     | 電源                     |
| 1 0   | C C D                  |
| 2 0   | レギュレータ部                |
| 2 1   | レギュレータ I C （三端子レギュレータ） |
| 2 2 a | 第 1 の抵抗                |
| 2 2 b | 第 2 の抵抗                |
| 3 0   | スイッチング素子               |
| 4 0   | タイミング発生回路              |
| 5 0   | インバータ                  |
| 6 0   | C C D ドライブ回路           |
| 7 0   | C P U                  |

8 0 信号処理回路  
9 0 動作検出回路

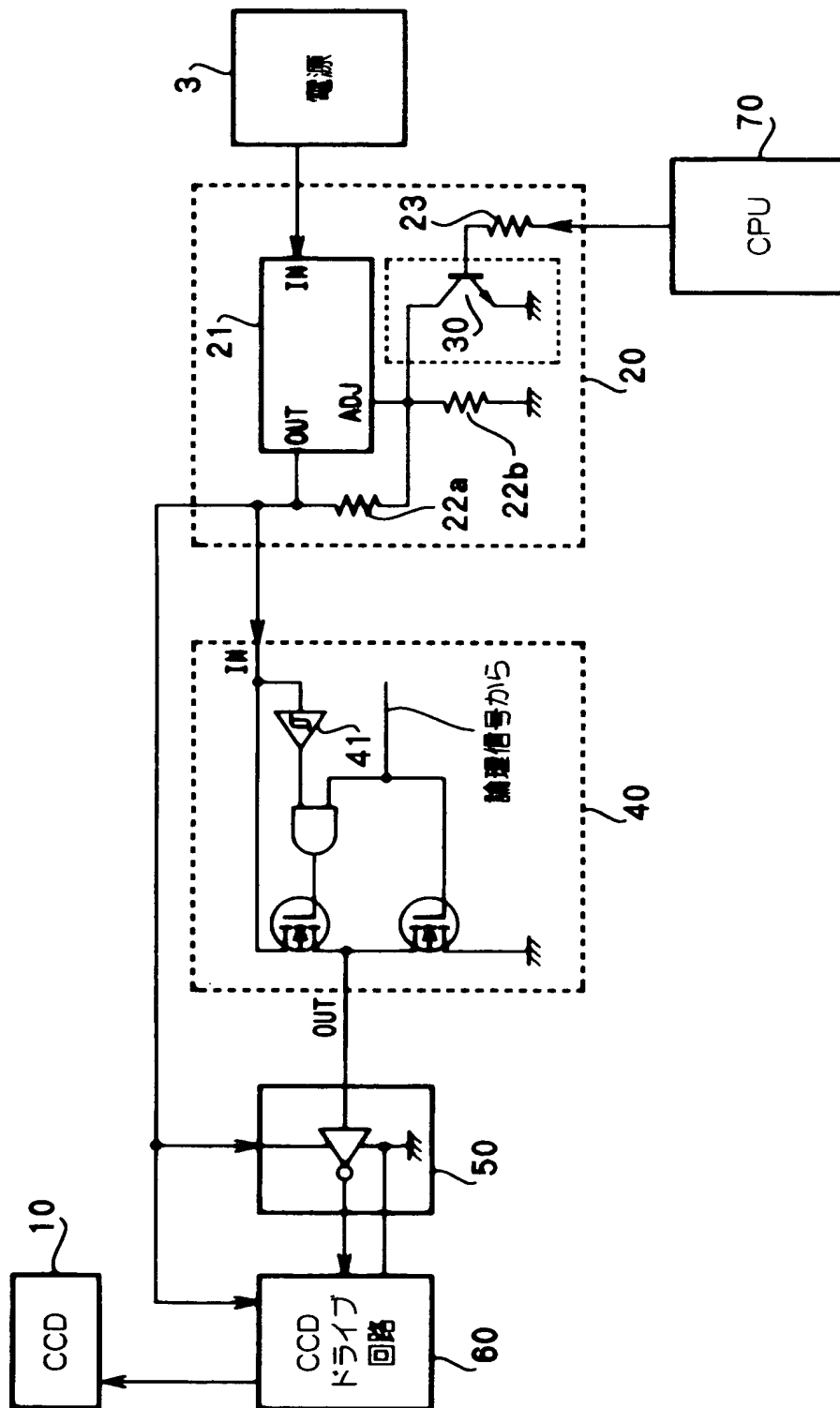


【書類名】 図面

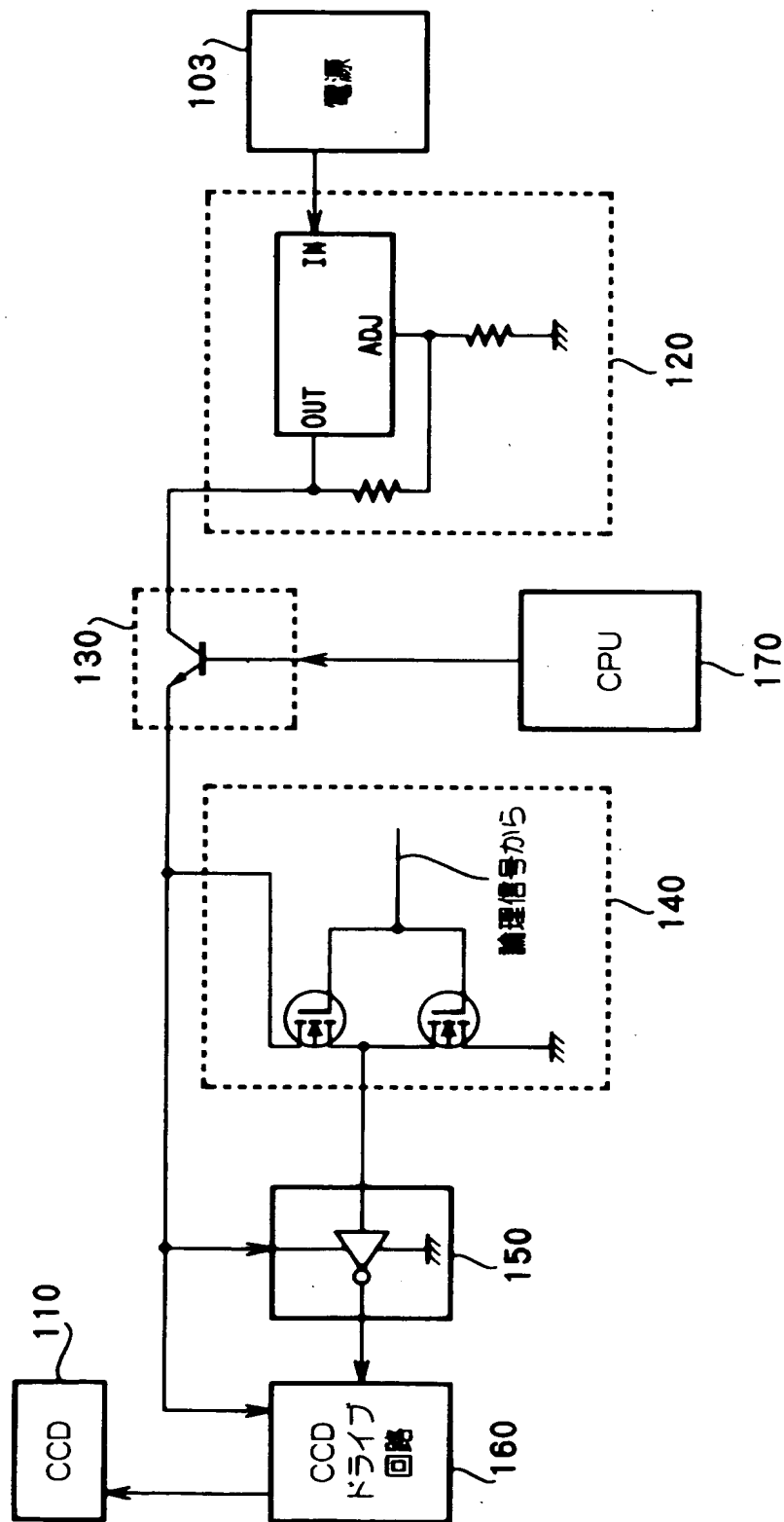
【図 1】



【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 電子機器に所定の故障が発生したとき、所定回路を保護するために、三端子レギュレータから該回路に入る電流を低減する電源電圧低減方法および手段であって、通常使用時に発生する電圧降下等の問題が防止可能であり、さらに、電源電圧を低減することにより所定回路を保護することが可能なものを提供することである。

【解決手段】 所定回路に電源電圧を供給する三端子レギュレータの出力電圧設定用端子とグラウンドを短絡または低抵抗値で接続するように配設されたスイッチング素子をオンにすることによって、三端子レギュレータの出力を所定の設定電圧より低い所定の電圧に低減する構成として、上記問題を解決した。

【選択図】 図 2

特願 2 0 0 3 - 0 4 5 0 7 1

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 0 5 2 7 ]

1. 変更年月日

2 0 0 2 年 1 0 月 1 日

[変更理由]

名称変更

住 所

東京都板橋区前野町 2 丁目 3 6 番 9 号

氏 名

ペンタックス株式会社